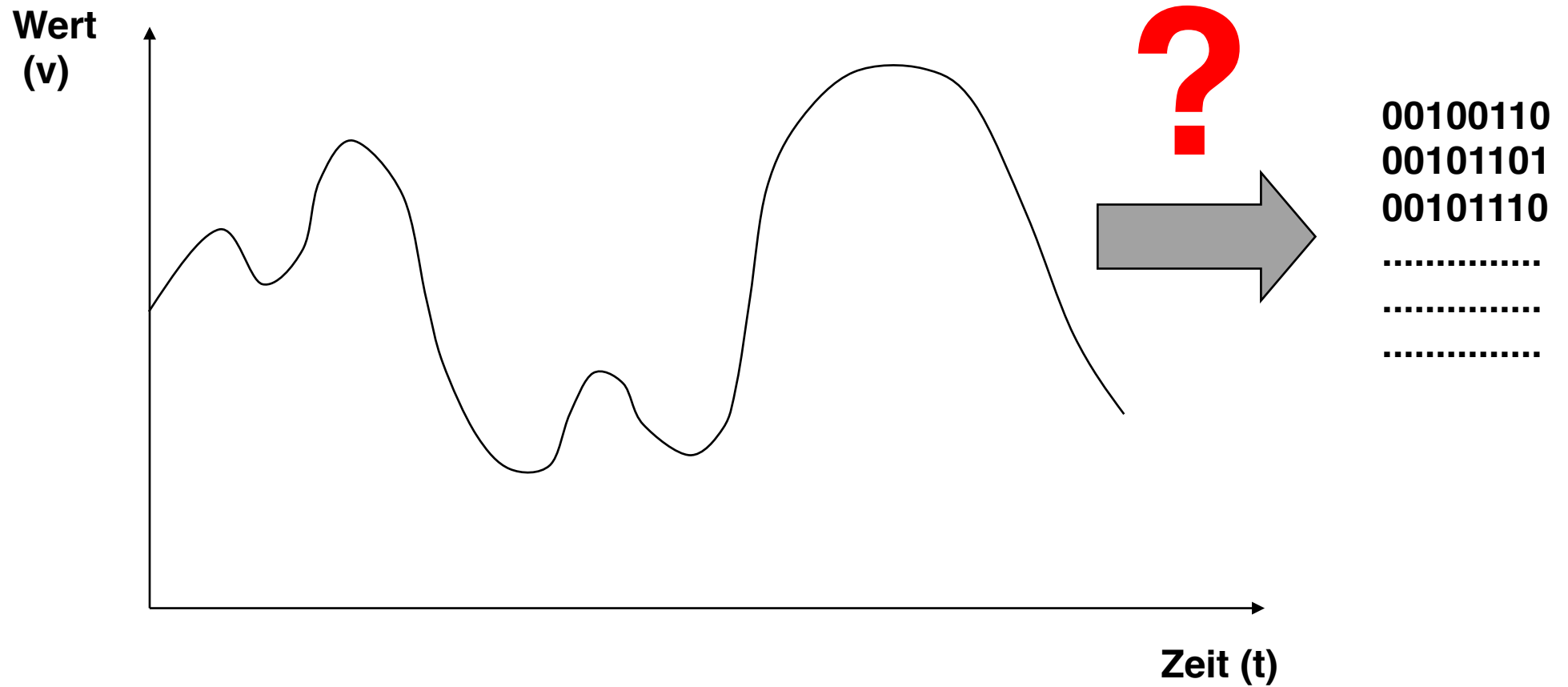

Die analoge Schnittstelle

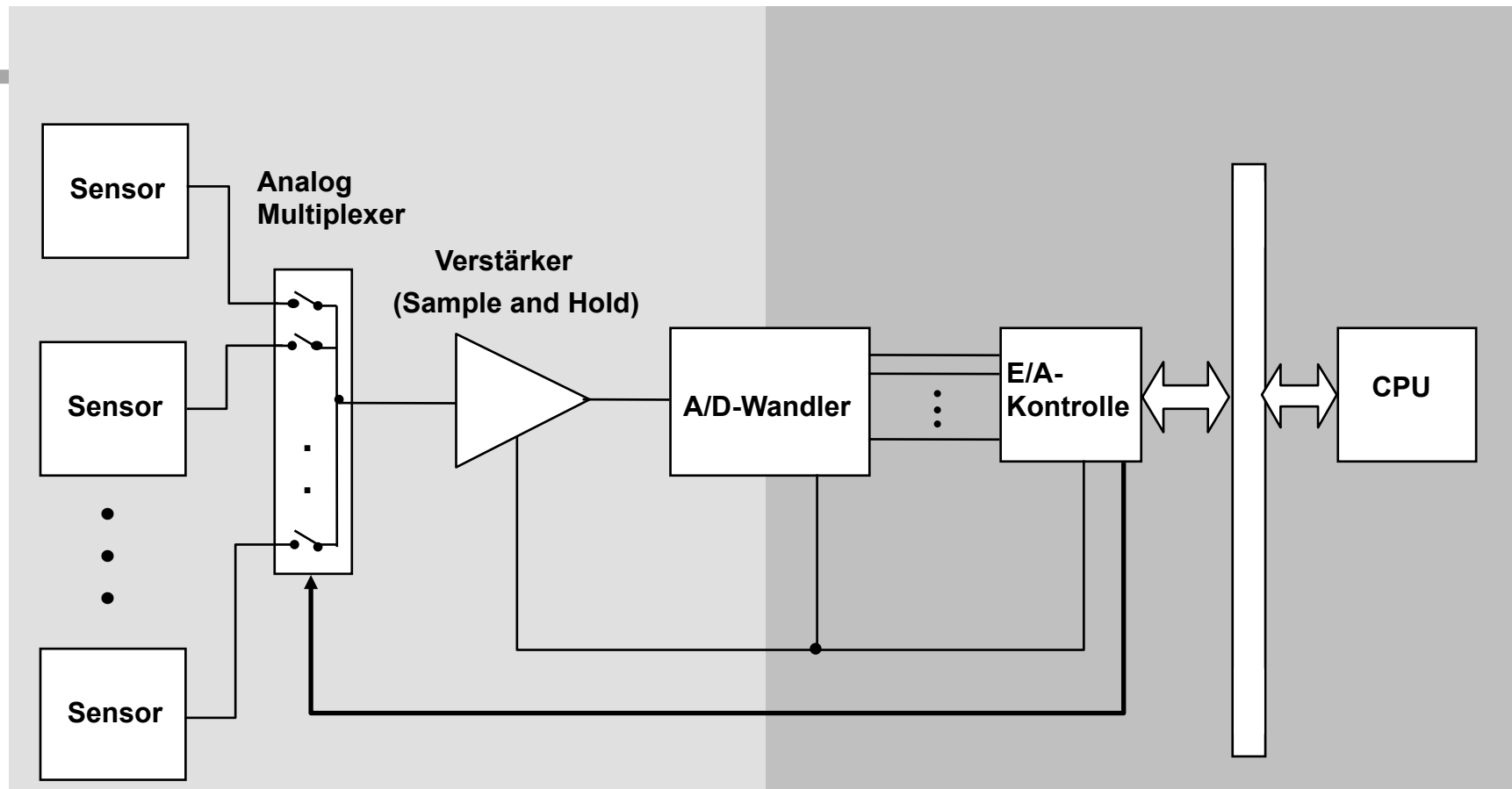


Aufgabe: Abtasten und Wandeln eines analogen Signals in eine digitale, binäre Repräsentation



ANALOG

DIGITAL

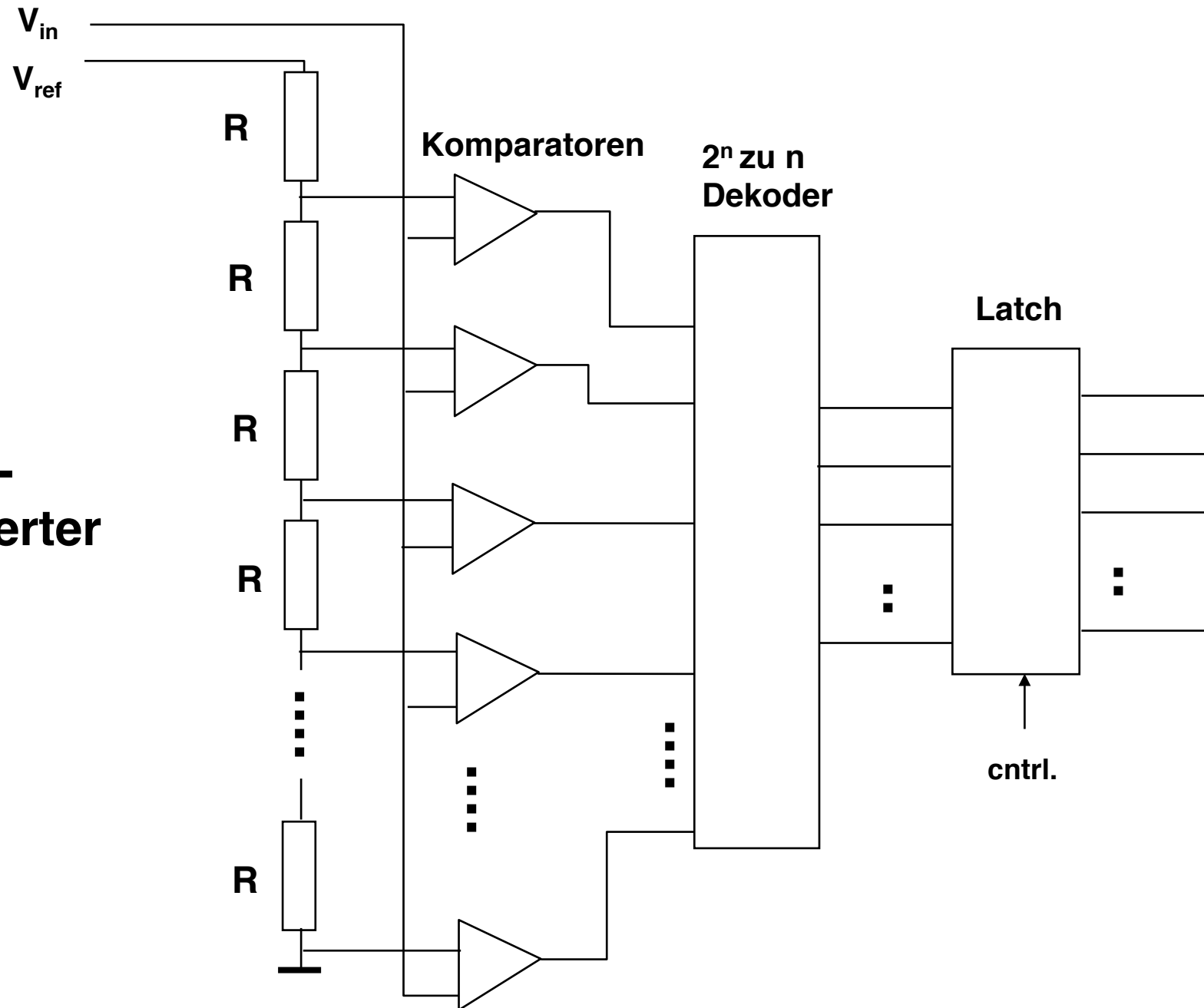


Kenngrößen:

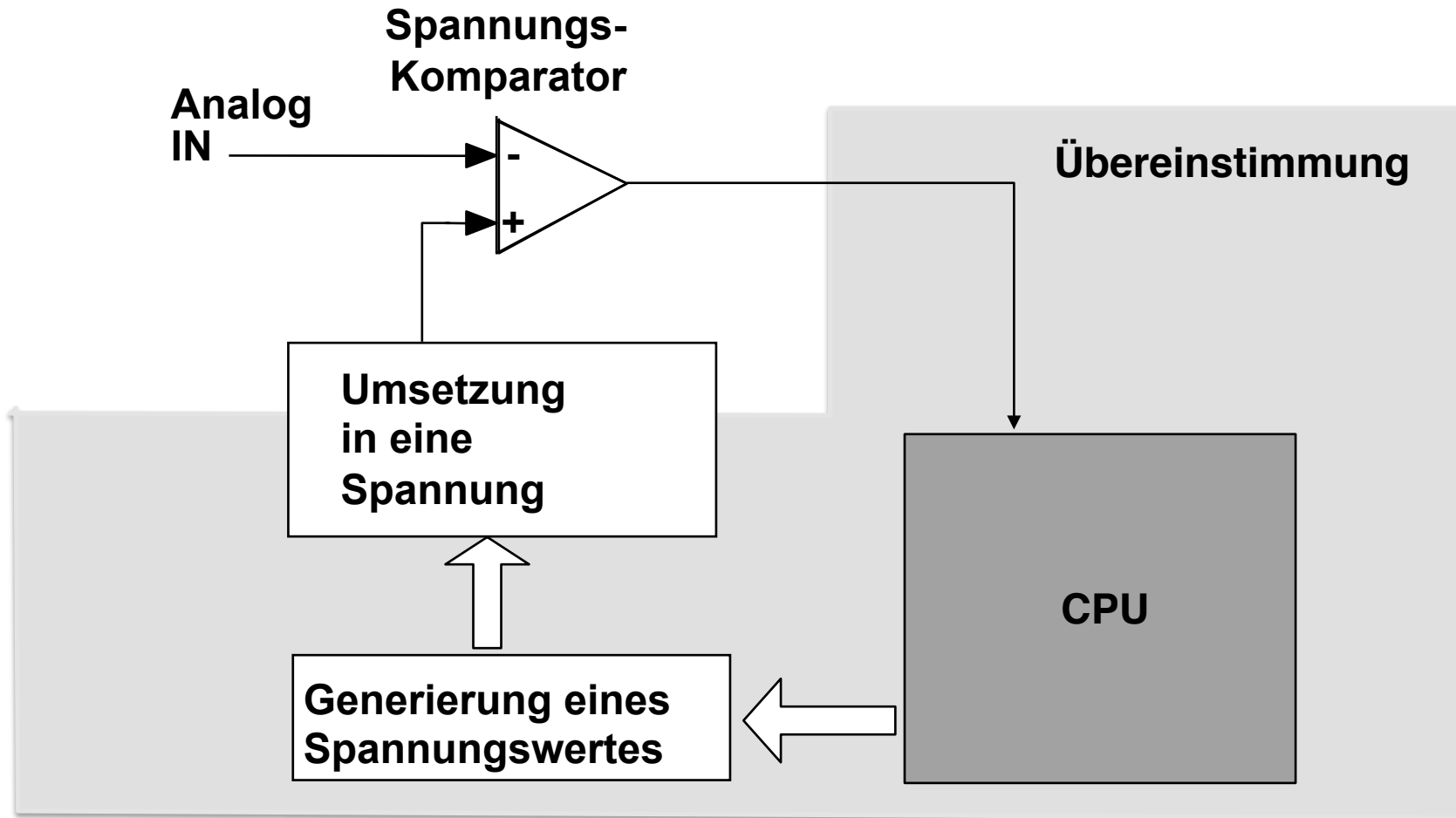
- **Auflösung (Resolution)**
- **Störabstand (Signal-to Noise-Ratio)**
- **Dynamikumfang (Dynamic Range)**



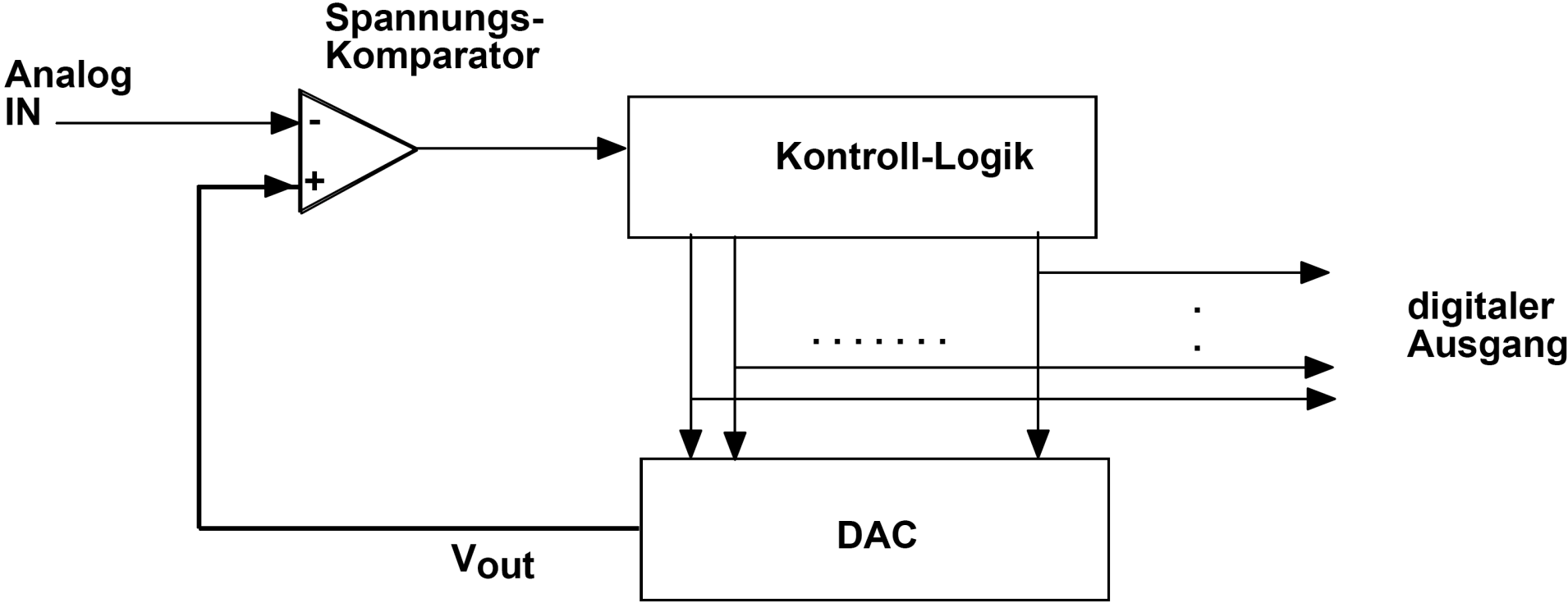
Flash-Konverter



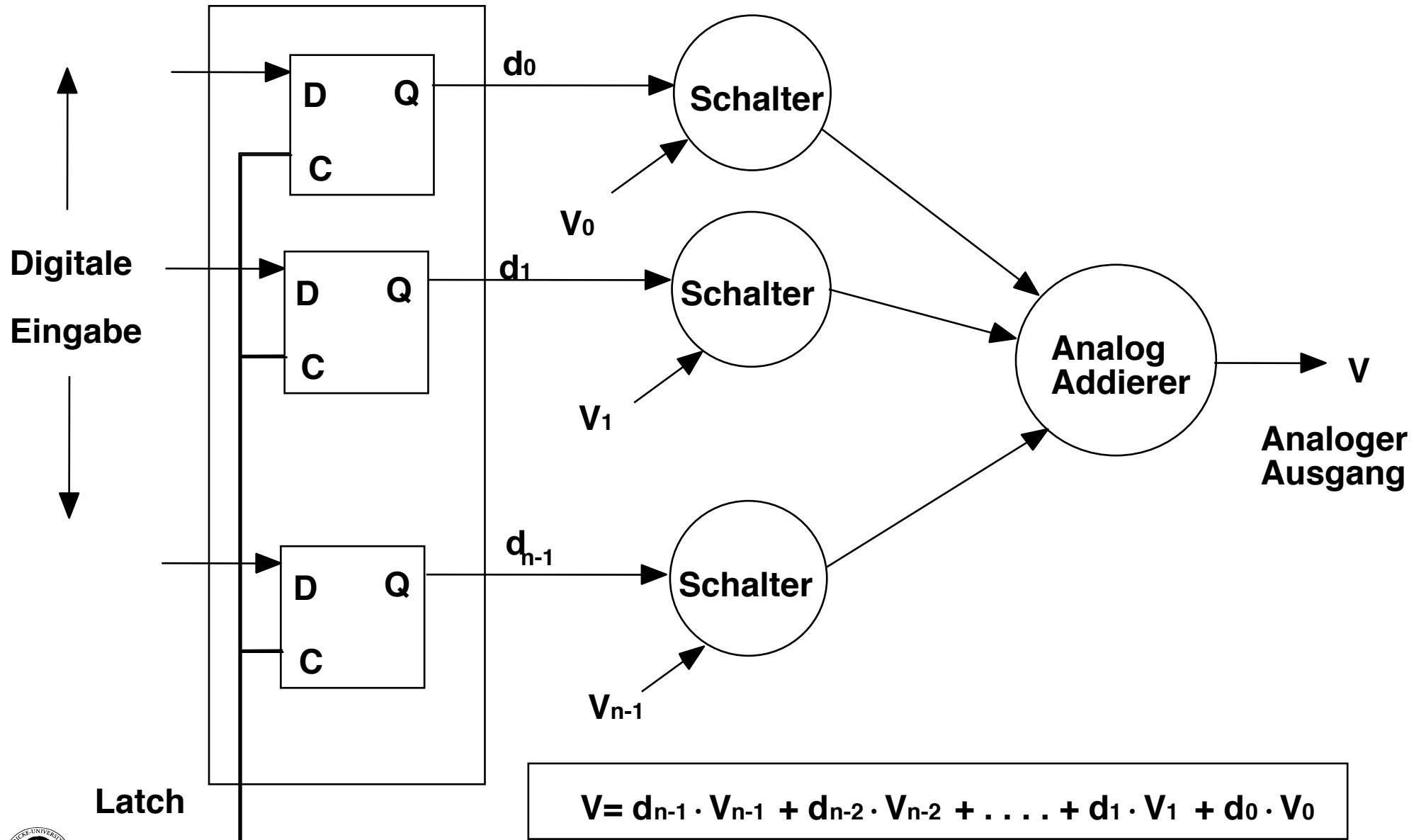
Prinzip eines sequentiellen Analog/Digital-Wandlers



Prinzip eines Analog/Digital-Wandlers



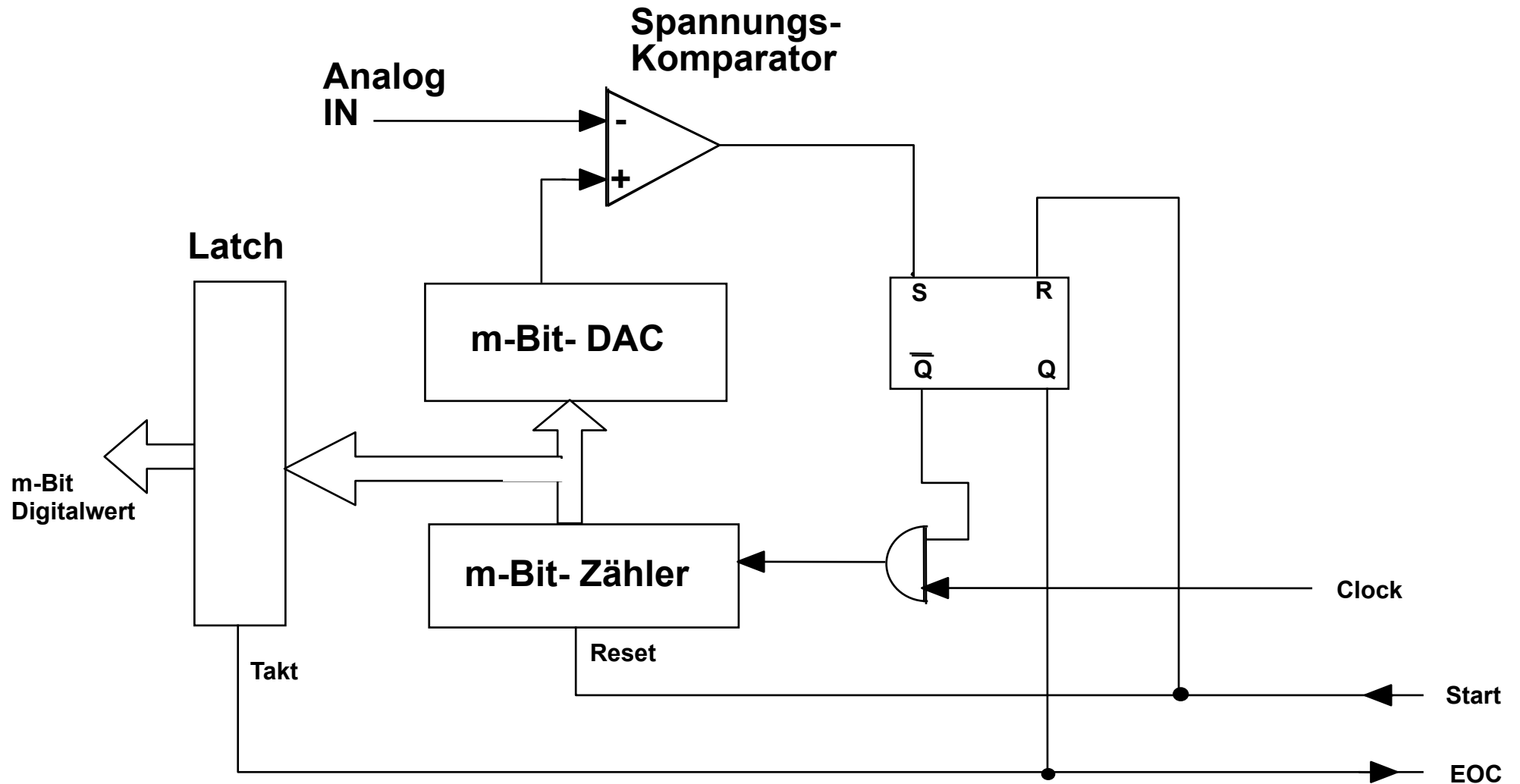
Prinzip des Digital/Analog-Wandlers



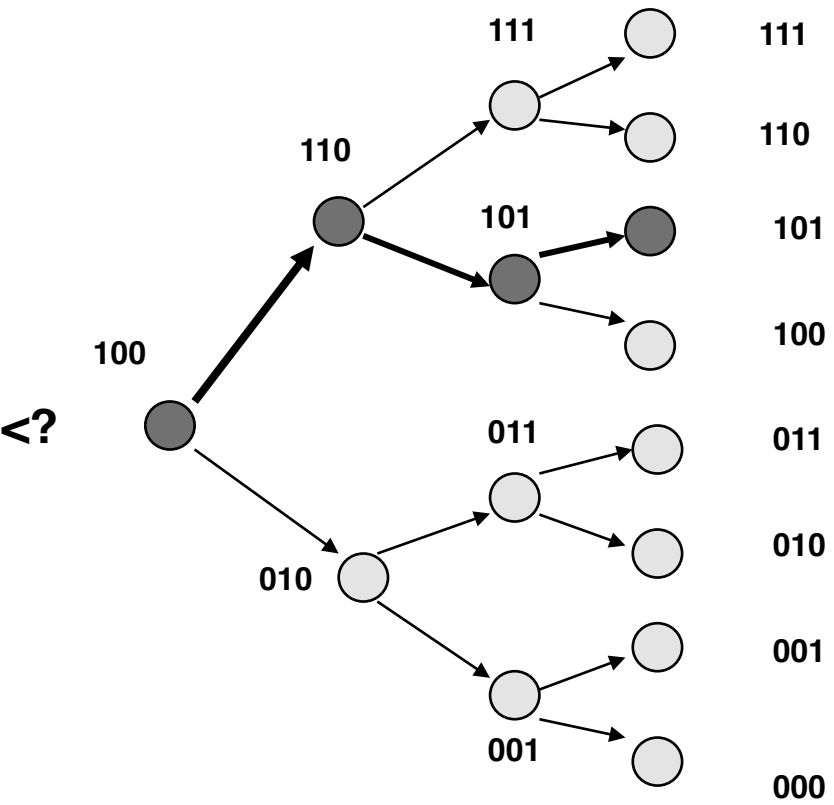
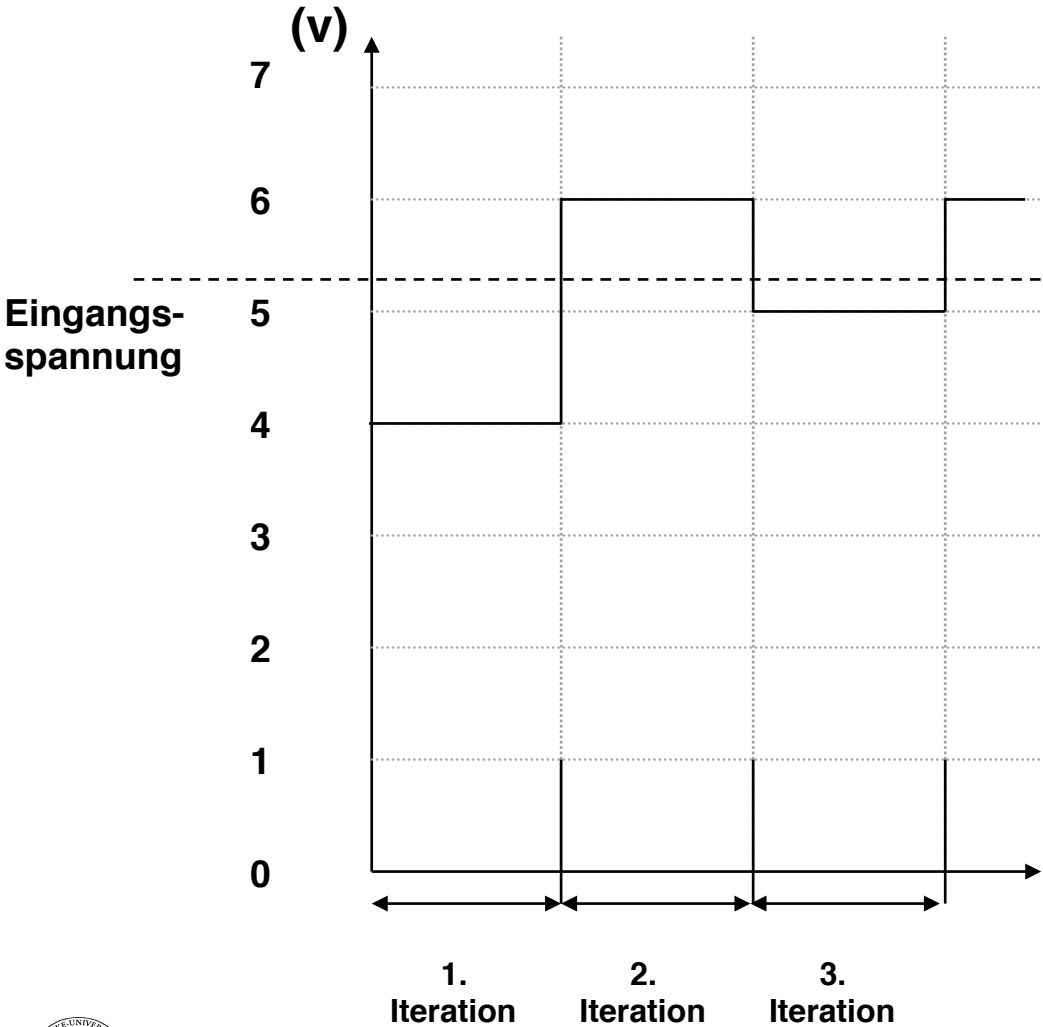
$$V = d_{n-1} \cdot V_{n-1} + d_{n-2} \cdot V_{n-2} + \dots + d_1 \cdot V_1 + d_0 \cdot V_0$$



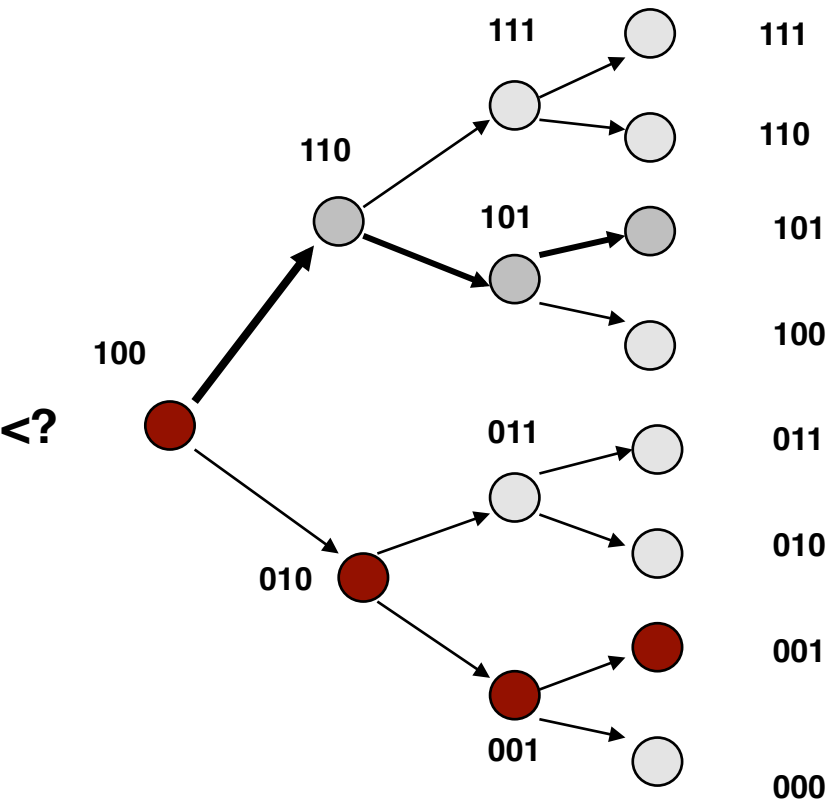
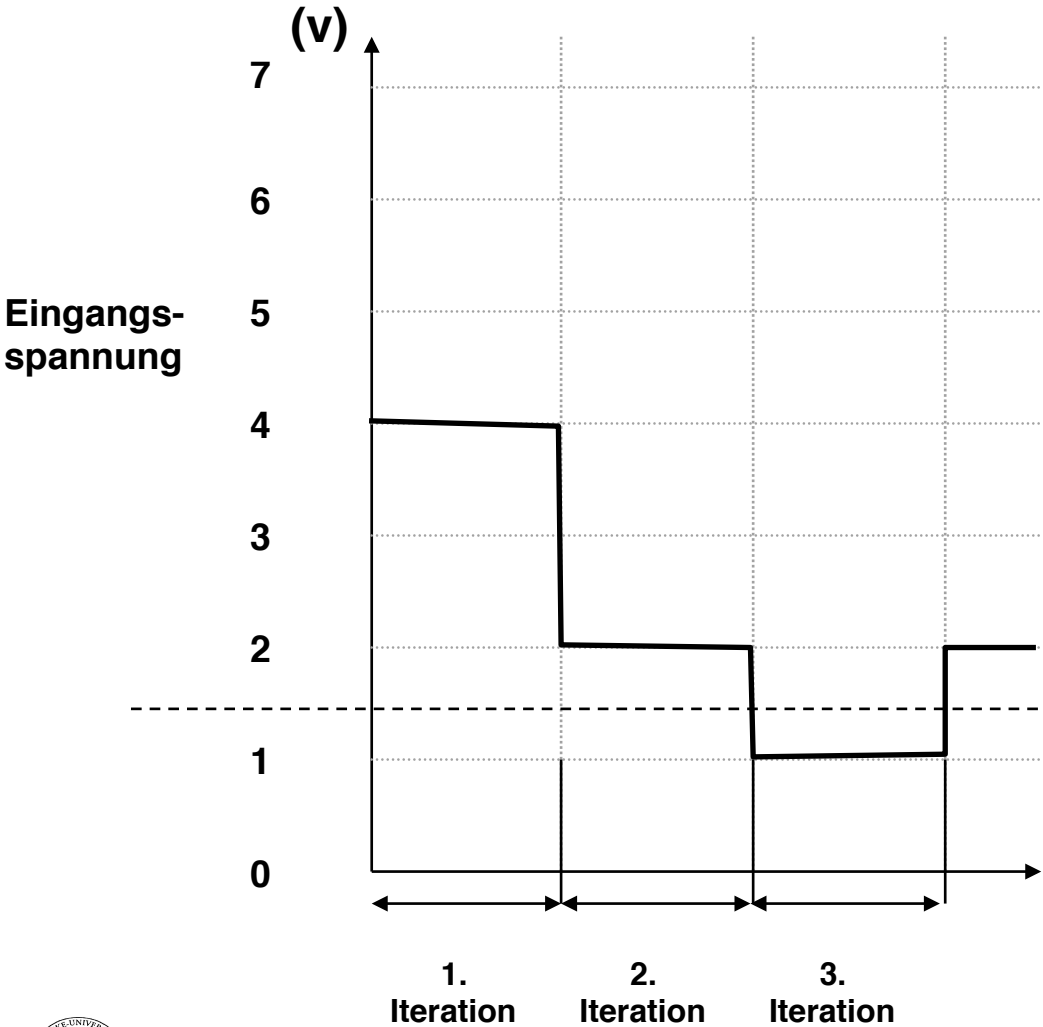
Prinzip des Zähler-Analog/Digital-Wandlers



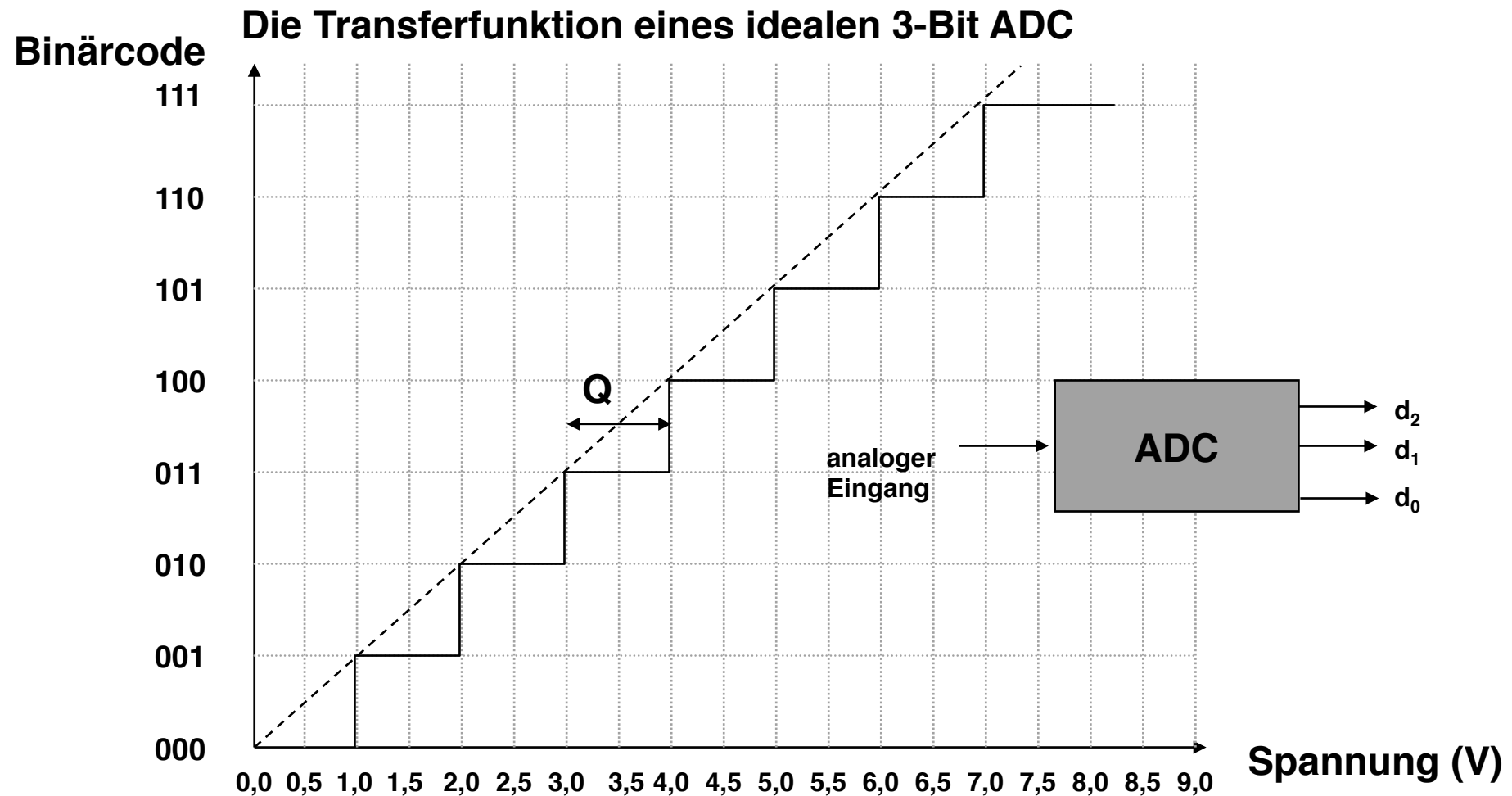
Binäres Wägeverfahren (Successive Approximation)



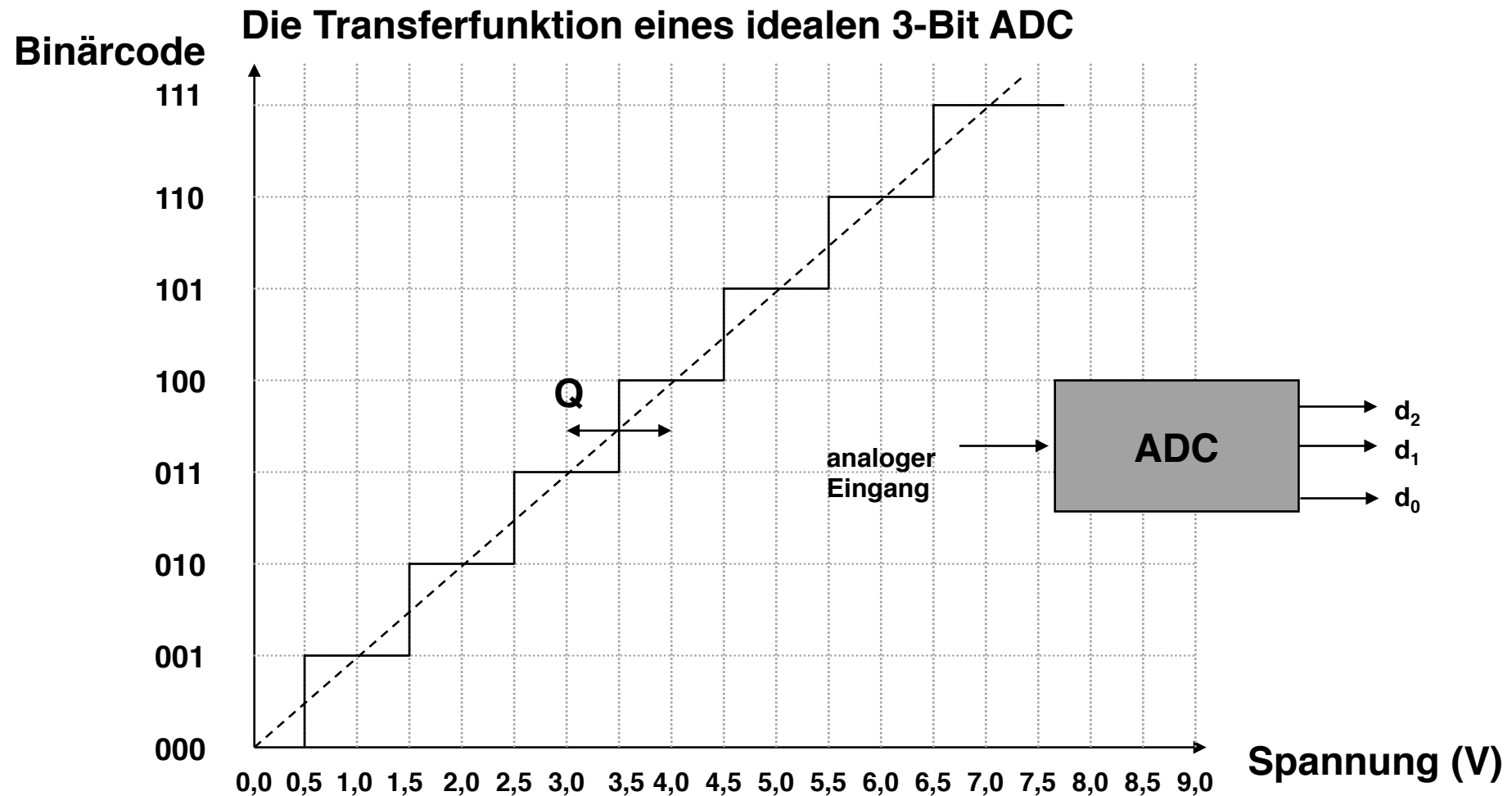
Binäres Wägeverfahren (Successive Approximation)



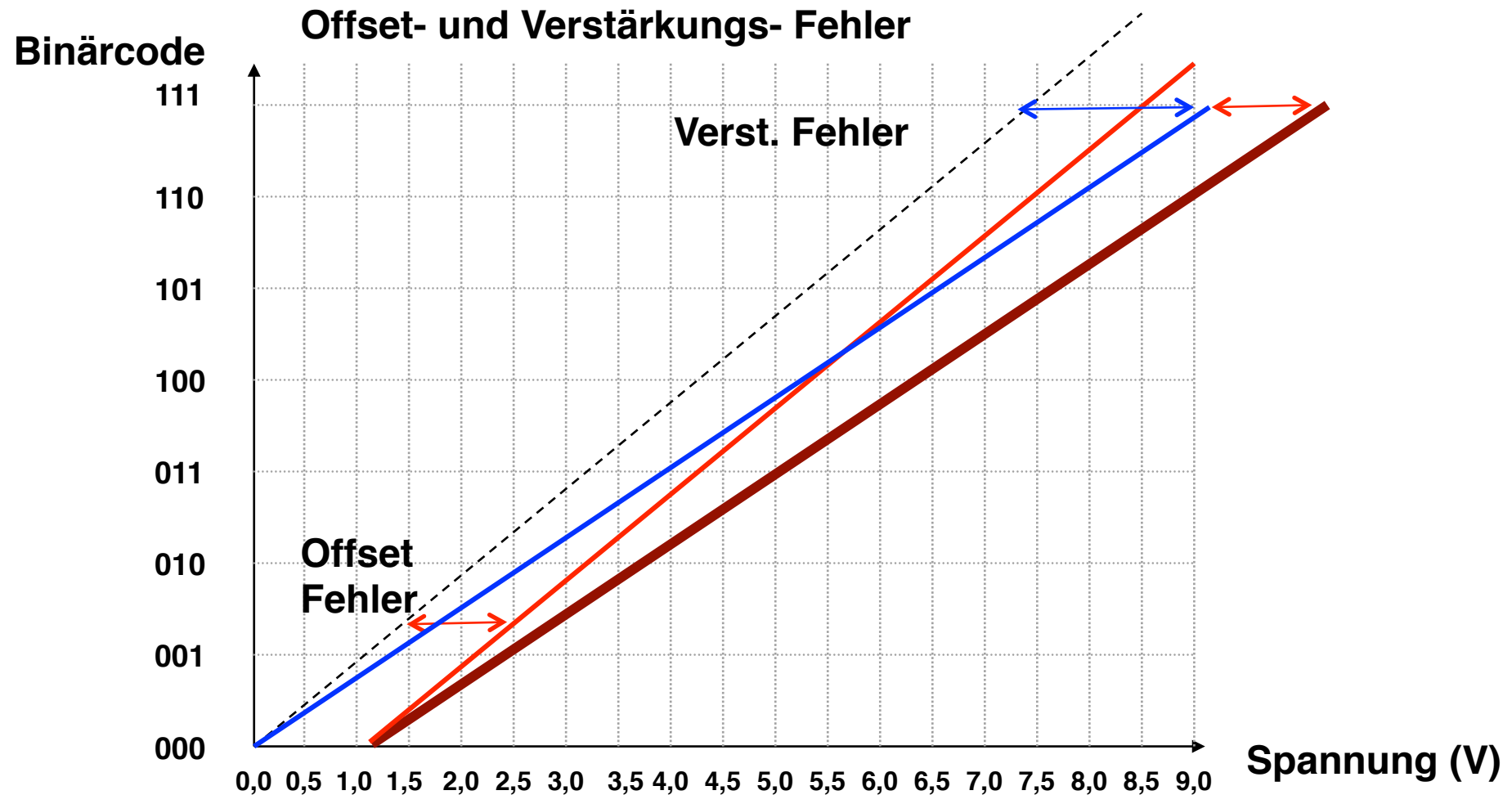
Wandlung analoger Größen in eine digitale Repräsentation



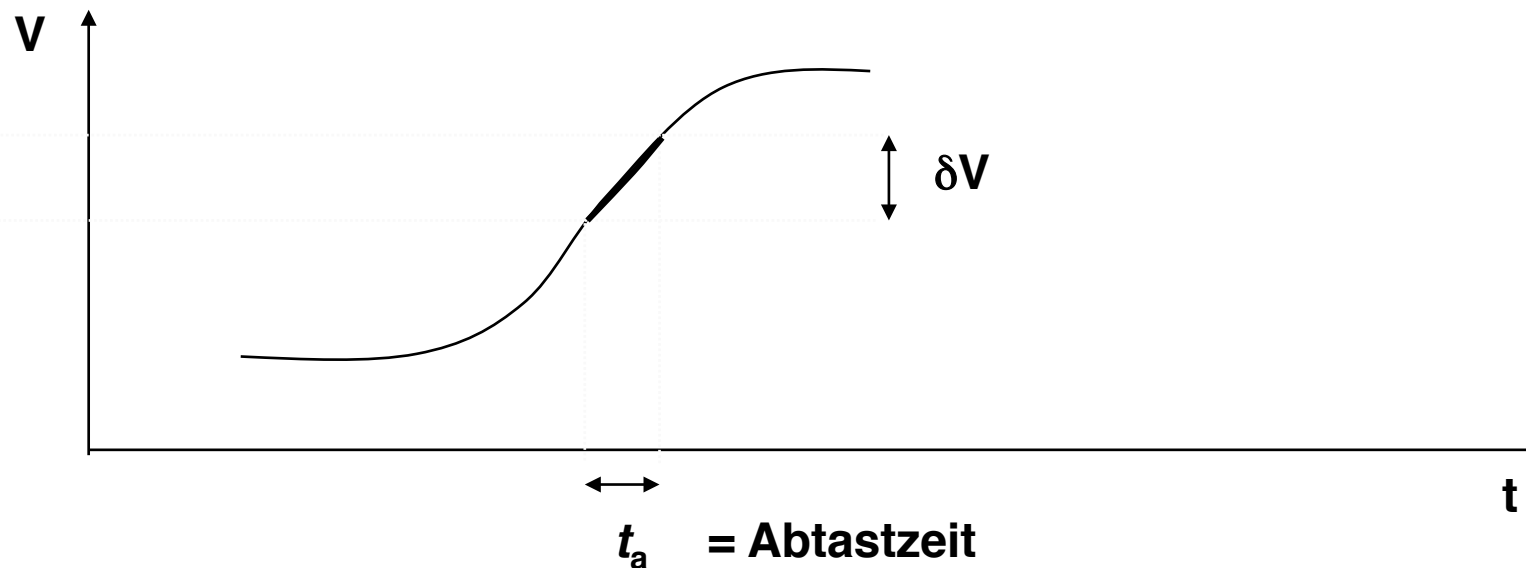
Wandlung analoger Größen in eine digitale Repräsentation



Wandlung analoger Größen in eine digitale Repräsentation



Der Effekt der Wandlungszeitzeit auf die Genauigkeit



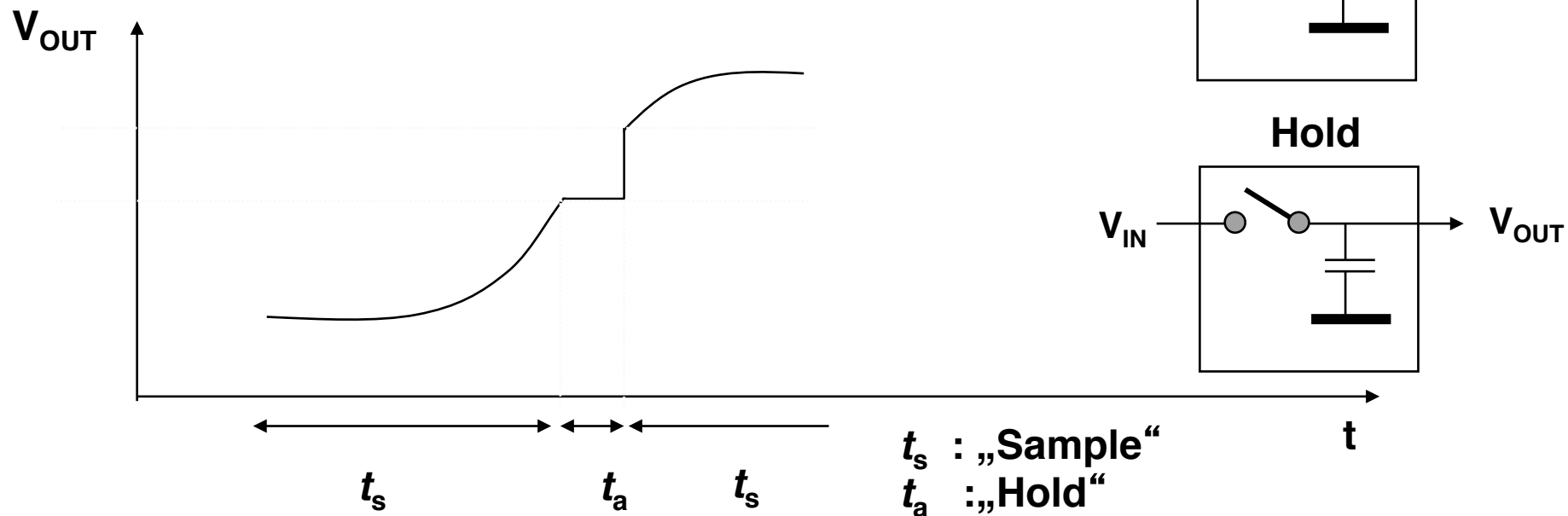
Eingabewert sollte während der Wandlungszeit konstant sein.



Sample and Hold- Komponente



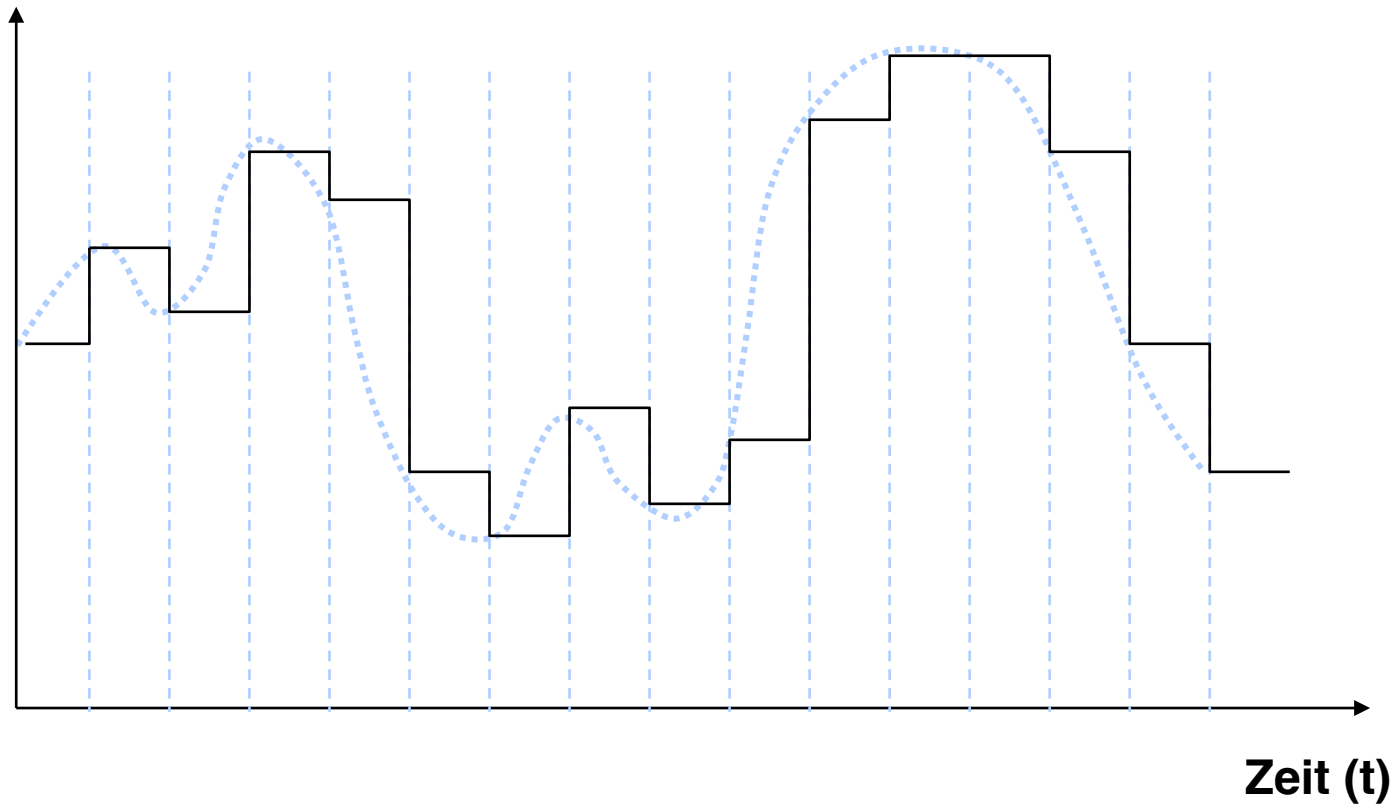
Prinzip der Sample & Hold Komponente



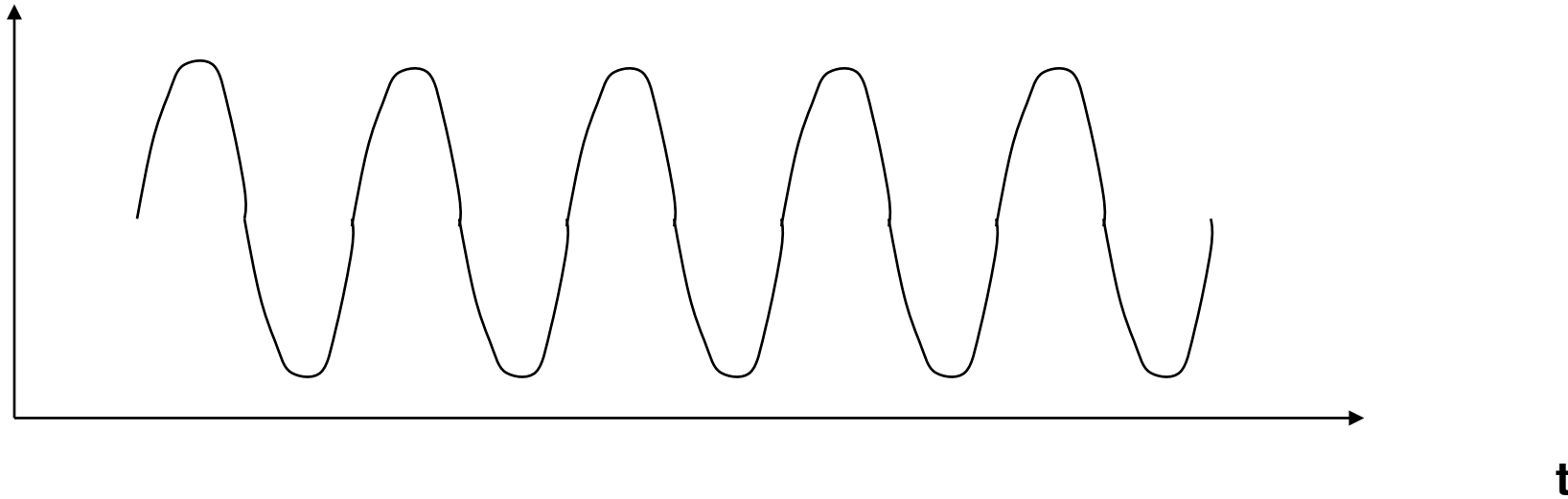
Während der Zeit der DA-Wandlung gilt: $\delta V = 0$



Wert
(v)



Abtasten eines analogen Signals



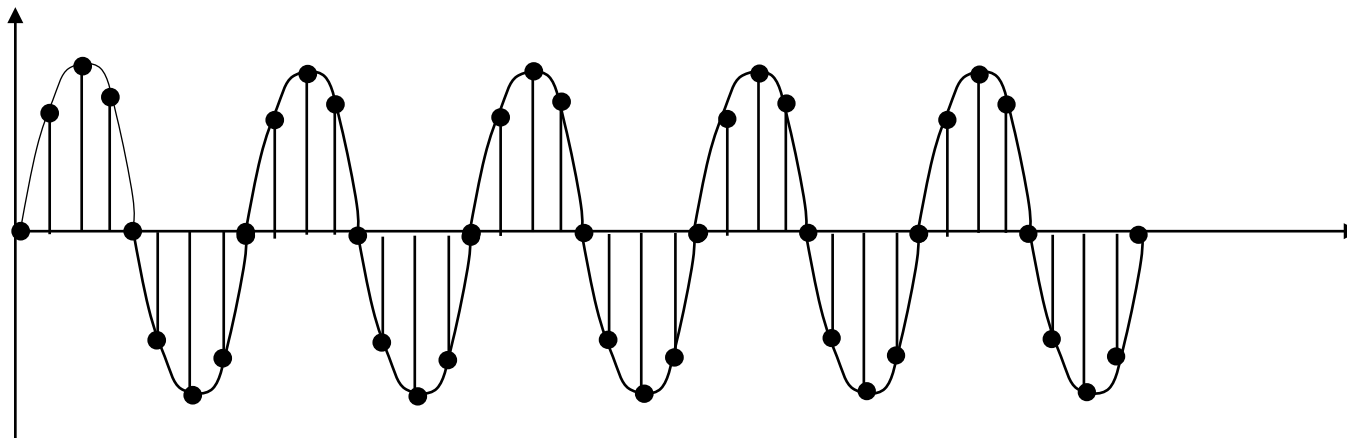
Frage: Wieviele Punkte des Kurvenverlaufs muss man kennen, um die Kurve fehlerfrei rekonstruieren zu können ??



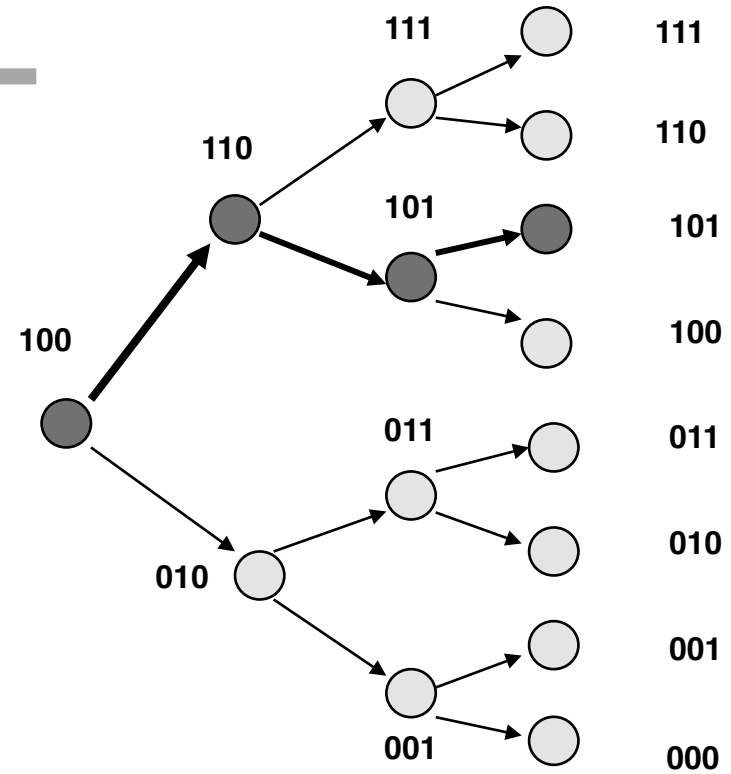
Abtasttheorem

Wenn ein kontinuierliches Signal, das keine Frequenzkomponenten hat, die über einer Frequenz f_c liegen mit einer Häufigkeit von $2f_c$ abgetastet wird, kann das Originalsignal aus den gewonnenen Punkten unverzerrt rekonstruiert werden.

Diese minimale Abtastrate wird als *Nyquist Rate* bezeichnet.



Wandlungszeit



Anforderungen:

- Temperaturmessung im Heizkessel
- Abstandsmessung bei mobilem Roboter
- Audio in CD Qualität
- CMOS- Bildsensor (164x124x30)
- Hochauflösende Kamera (1024 x 768x30)

AD-Conv./sek

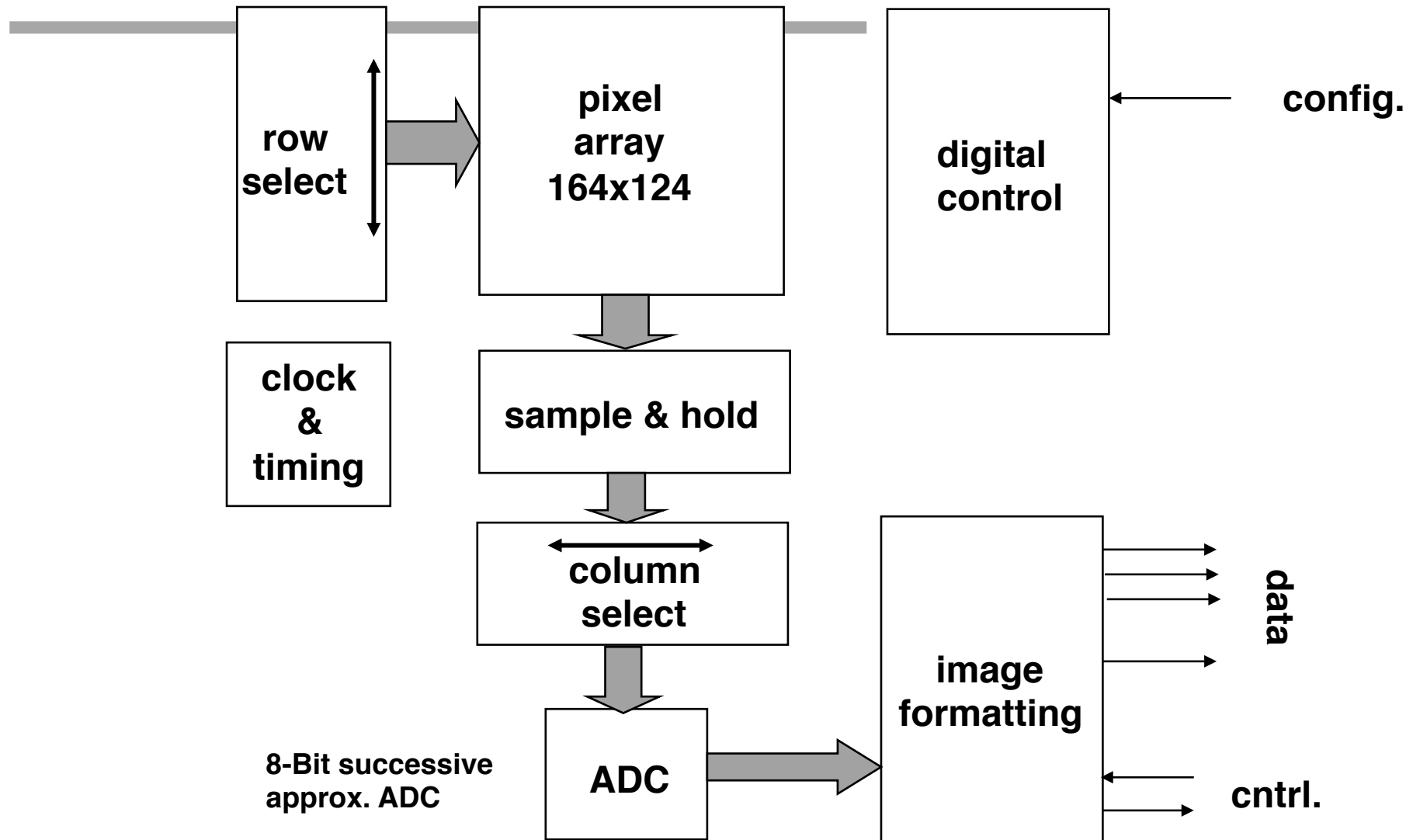
Conv.-Zeit

Auflösung

1/Sekunde			1/100
100/Sekunde	10.000	μS	1/100
40000/Sekunde	100	μS	1/100.000
610080/Sekunde	1	μS	1/100 - 1/1000
23592960/Sekunde	0,01	μS	> 1/1000



Funktionsblöcke eines CMOS-Bild-Sensors



Beziehung zwischen den Kenngrößen eines A/D-Wandlers

Auflösung	Diskrete Zustände	Binäres Gewicht (2^{-n})	Max. Fehler bei Conv. bei 10 V max.	Störabstand (dB)	Dynamikumfang (dB)
3	8	0,125	0,71 V	29,4	18,6
4	16	0.0625	0.33 V	34.9	24.1
6	64	0.0156	0.079 V	46.9	36.1
8	256	0.00391	19.6 mV	58.1	48.2
10	1024	0.000977	4.89 mV	71.0	60.2
12	4096	0.000244	1.22 mV	83.0	72.2
14	16384	0.0000610	305 μ V	95.1	84.3
16	65536	0.0000153	76 μ V	107.1	96.3

Störabstand: Differenz zwischen dem Nutzsignal und dem Störsignal

Dynamikumfang: Verhältnis zwischen maximalem Wert und der Auflösung (minimaler Wert)



Die Programmier-Schnittstelle zum Digital/Analog-Wandler

Fallstudien:

Hitachi H8/300
AVR

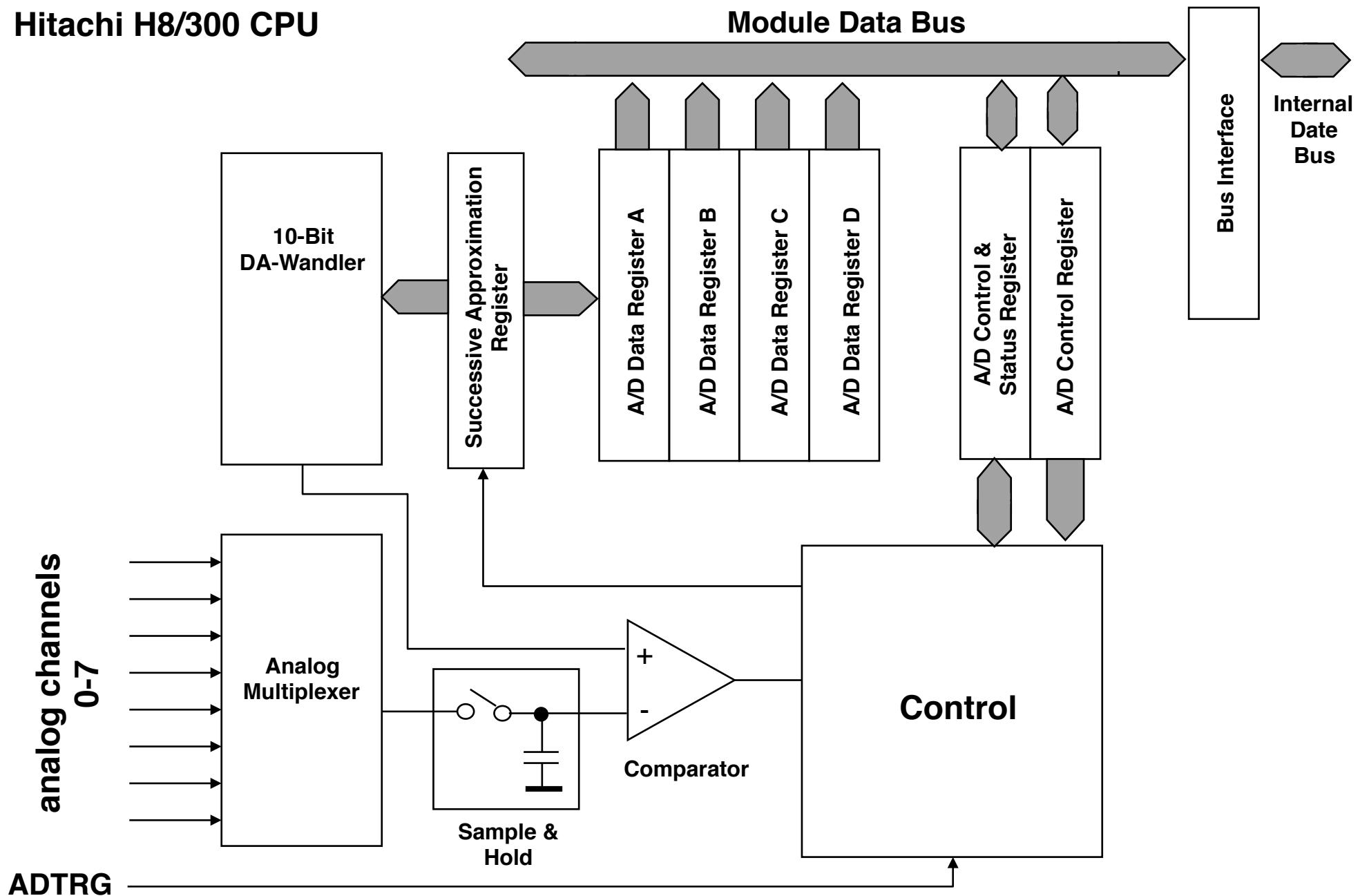


Hitachi H8/300



Hitachi H8/300 CPU

Module Data Bus

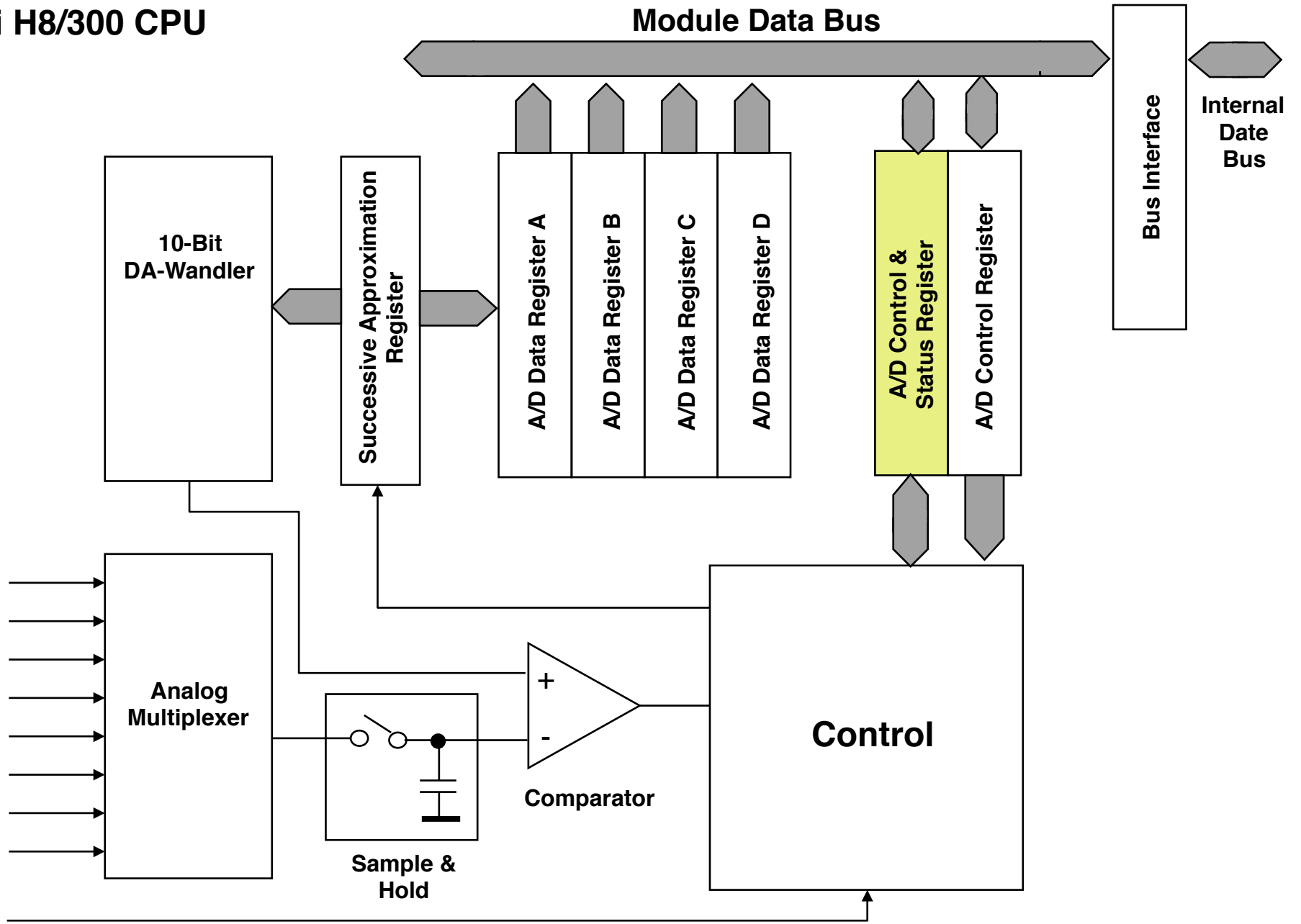


Hitachi H8/300 CPU

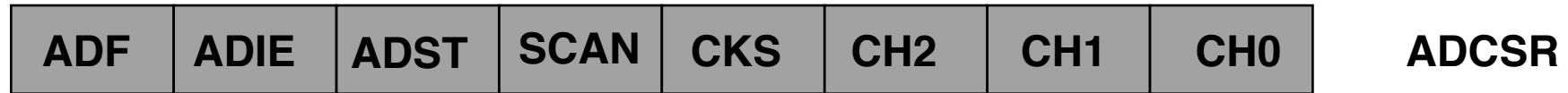
Module Data Bus

ADTRG

analog channels
0-7



Steuerung des ADC

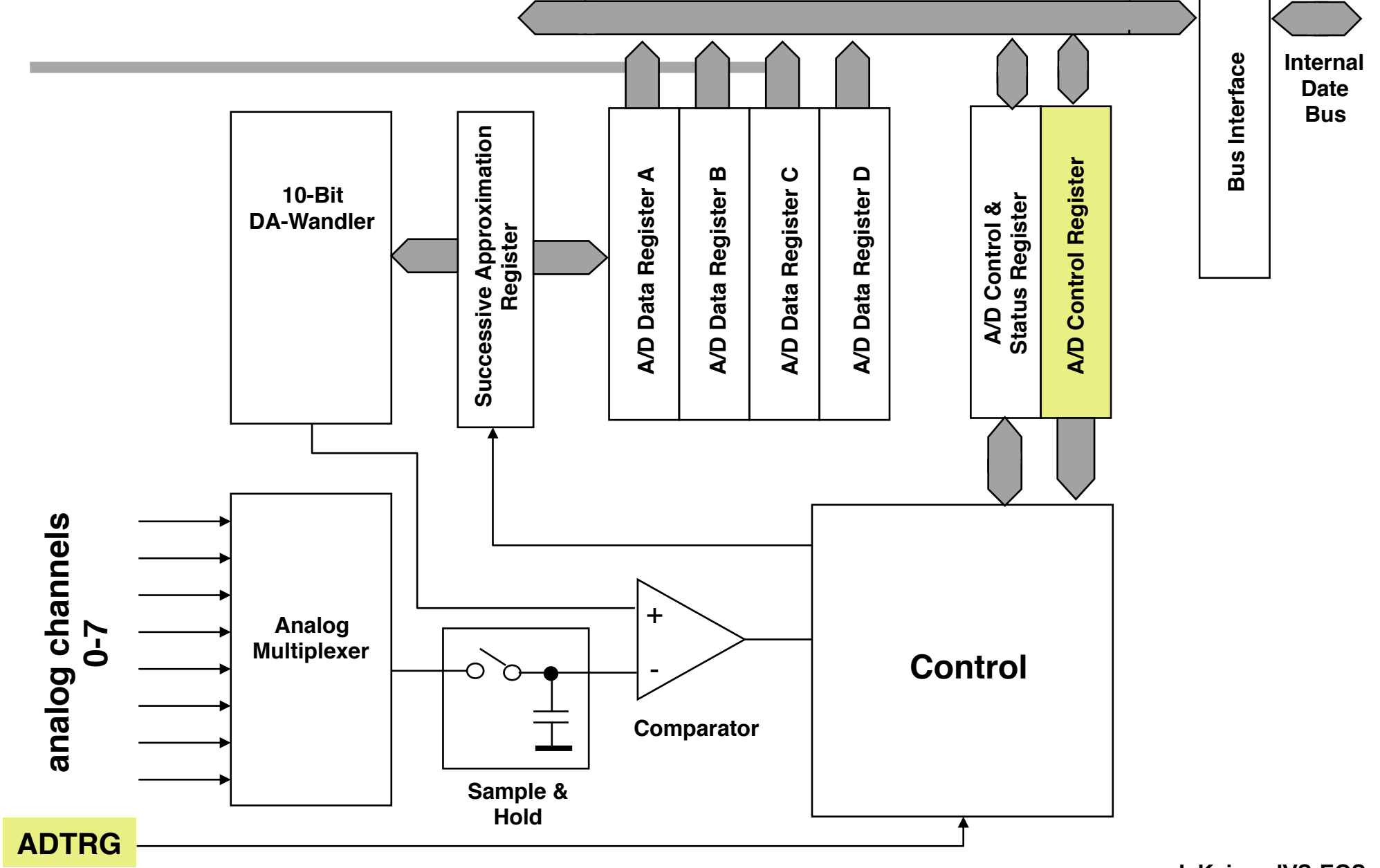


- ADF: End of Conversion Flag** zeigt das Ende einer Wandlung an
- ADIE: Interrupt Enable** ermöglicht einen Interrupt bei Beendigung einer Wandlung
- ADST: Start Conversion** wenn das Bit gesetzt wird, startet die Wandlung
- SCAN: Scan Mode** selektiert den Scan Modus
- CKS: Clock Select** definiert die Wandlungszeit
- CH2:**
CH1: } **Conversion Channel Select** selektiert den analogen Kanal
CH0: }



Hitachi H8/300 CPU

Module Data Bus



Steuerung des ADC

TRGE	-	-	-	-	-	-	-	ADCR
------	---	---	---	---	---	---	---	------

TRGE: Trigger Enable

ermöglicht den Start einer Wandlung auf ein externes Signal.



Operationsmodi

Single Mode: der durch die Adresse <Ch2, CH1, Ch0> ausgewählte Kanal wird selektiert. Die AD-Wandlung wird durch Setzen des ADSCR oder durch ein externes Triggersignal gestartet.

Scan Mode: die Bits Ch2, CH1, Ch0 des ADSCR spezifizieren Gruppen analoger Eingabekanäle. Sie werden zyklisch abgetastet.

Ch2	CH1	Ch0	Single Mode	Scan Mode
0	0	0	AN ₀	AN ₀
0	0	1	AN ₁	AN ₀ , AN ₁
0	1	0	AN ₂	AN ₀ , AN ₁ , AN ₂
0	1	1	AN ₃	AN ₀ , AN ₁ , AN ₂ , AN ₃
1	0	0	AN ₄	AN ₄
1	0	1	AN ₅	AN ₄ , AN ₅
1	1	0	AN ₆	AN ₄ , AN ₅ , AN ₆
1	1	1	AN ₇	AN ₄ , AN ₅ , AN ₆ , AN ₇

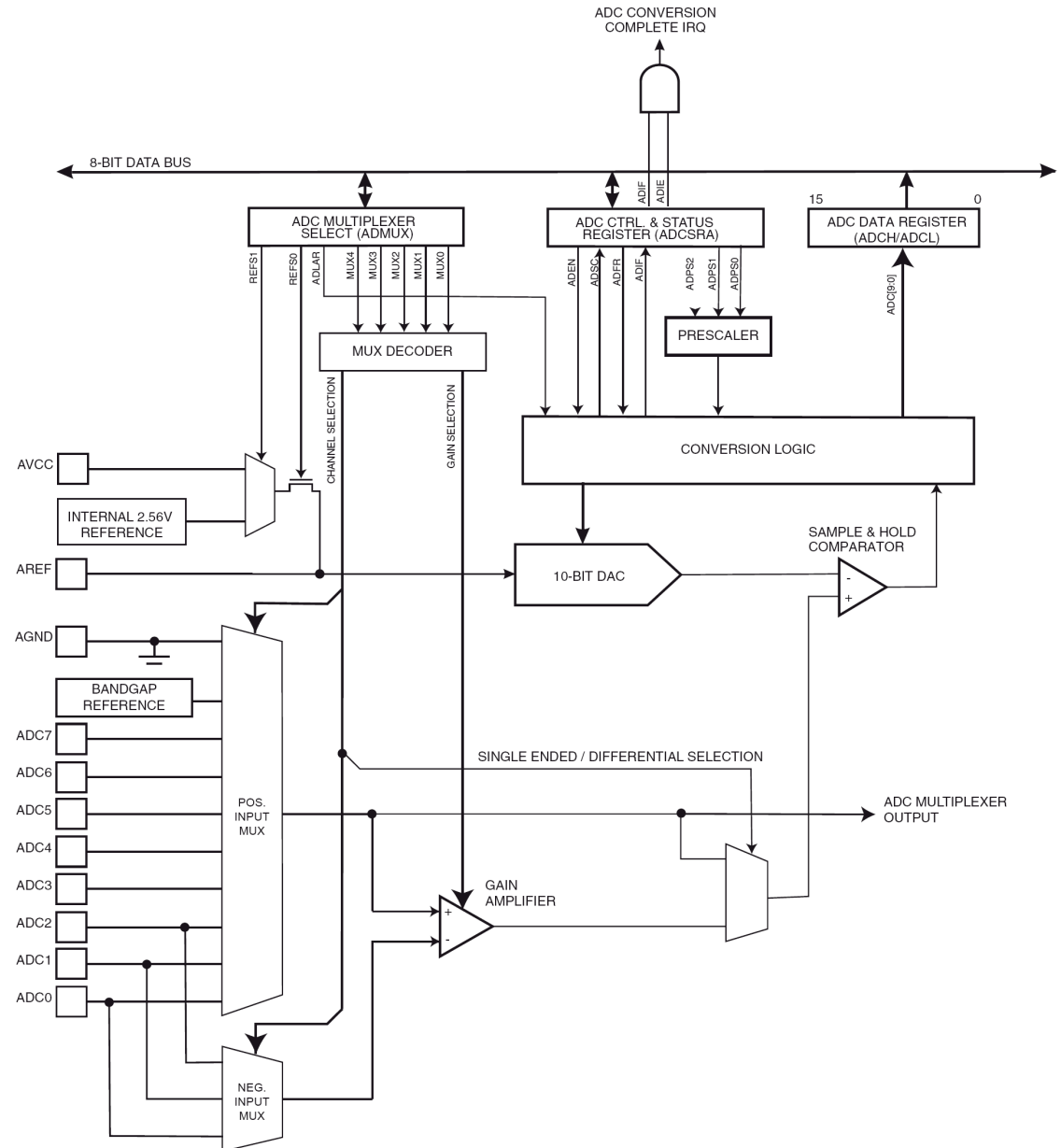


AVR AtMega



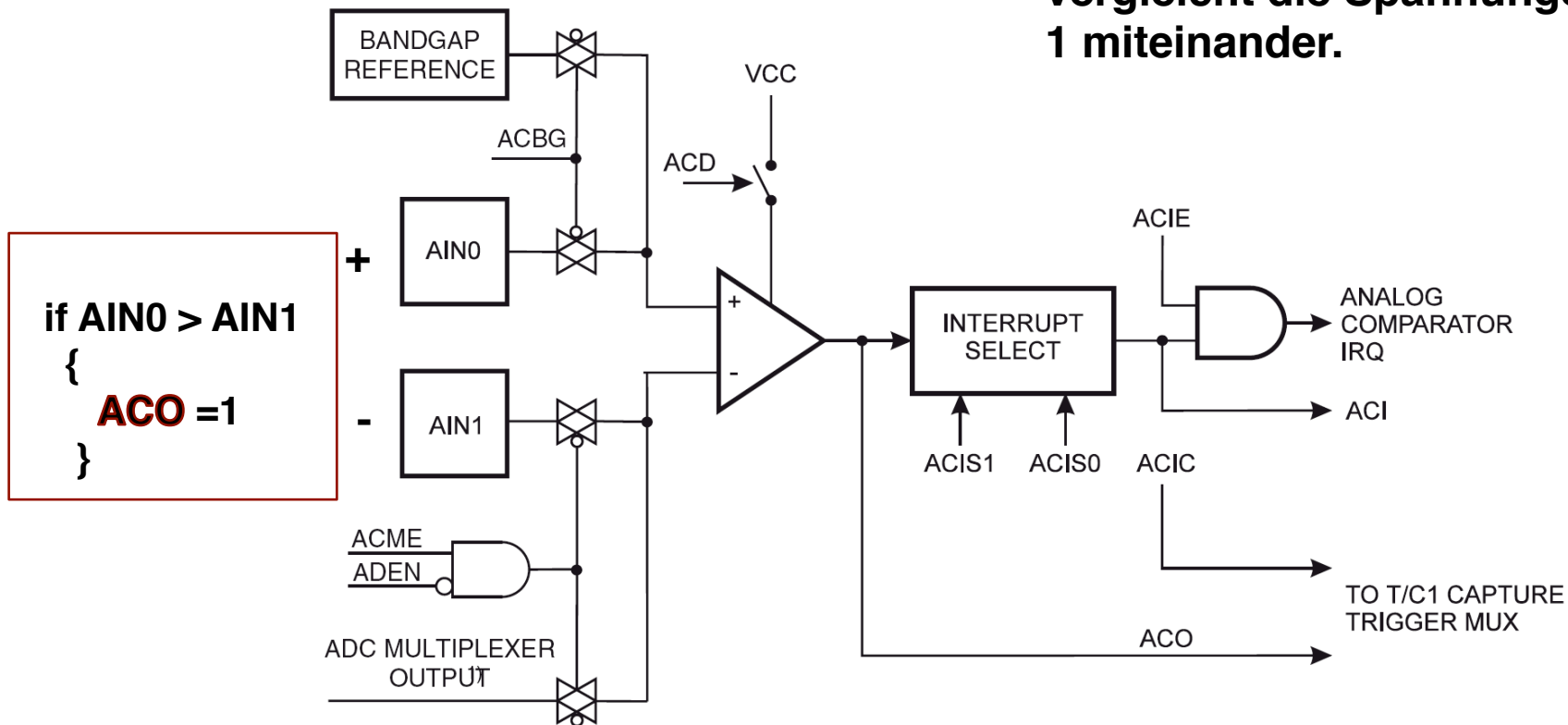
AVR ADC

- 10-Bit Auflösung
- bis zu 15 KSps bei voller Auflösung
- 8 Eingangskanäle gegen Masse
- 7 differenzielle Eing. Kanäle
- 2 diff. Eing.Kanäle mit zusätzl. Verstärkung 10x und 200x
- nur "single conversion" oder "free running"
- Kanal muss explizit gewählt werden
- Störungen können durch Schlaf-Modus ausgeschaltet werden



AVR Spannungskomparator (AC)

vergleicht die Spannungen an AIN0 und 1 miteinander.



ACME: Analog Multiplexer Enable
ADEN: ADC Enable
ACBG: AC Bandgap Select
ACIE: AC Interrupt Enable

ACIS1/0 : AC Interrupt Mode Select
ACO: AC Output
ACI: AC Interrupt Flag
ACIA: AC Input CapTure Enable



Wesentliche Punkte:

Analoge Werte, die kontinuierlich in der Zeit- und Wertdomäne sind, werden in zeit- und wertdiskrete Repräsentationen gewandelt. Dadurch entstehen entsprechende Wandlungsfehler.

Eine Wandlung erfolgt durch Vergleich des analogen Wertes mit einem bekannten Referenzwert. Der digitale Referenzwert wird häufig durch ein binäres Suchverfahren erzeugt (successive approximation) und durch einen digital-analog-Wandler entsprechend umgesetzt.

Gesteuert wird die Wandlung durch Kontrollregister, in denen die entsprechende Konfiguration, der Anstoß zur Wandlung und die Fertigstellung reflektiert werden.

